

実シミュレーションコードによる大規模科学計算システムの性能評価(3.2 第4回情報シナジー研究会, 3. 研究活動)

著者	滝沢 寛之, 岡部 公起, 伊藤 英一, 撫佐 昭裕, 曽我 隆, 伊藤 学, 小林 広明
雑誌名	年報
巻	5
ページ	78-83
発行年	2006-06
URL	http://hdl.handle.net/10097/48521

実シミュレーションコードによる大規模科学技術計算システムの性能評価

滝 沢 寛 之^{†1} 岡 部 公 起^{†2} 伊 藤 英 一^{†2}
撫 佐 昭 裕^{†3} 曾 我 隆^{†4}
伊 藤 学^{†4} 小 林 広 明^{†2}

SX-7 システムは、HPC Challenge(HPCC) ベンチマークの 28 の評価項目中 16 項目で卓越した評価を得ることができた。しかしながら、高性能計算 (HPC) システムにとっては、ベンチマークよりもむしろ実用的な科学技術計算に対して高い実効性能を達成できることが重要である。このため、本稿では SX-7 を含む 4 つの HPC システムの性能を、情報シナジーセンターの利用者によって開発された実シミュレーションコードを用いて評価する。評価結果から、SX-7 システムはスカラプロセッサを搭載した他の HPC システムと比較して非常に高い実行効率を実現できることが明らかになった。この差はメモリアクセス性能差に起因しており、SX-7 以外のシステムでは実行時間の大半をメモリアクセスのために費していることが示された。この結果より、HPCC ベンチマークにおけるメモリアクセス性能評価の妥当性が示されたとともに、SX-7 システムの実用的な科学技術計算に対する高い潜在能力が再確認された。

1. はじめに

Top500 プロジェクトは 1993 年から年に二回、世界最高性能の 500 台のスーパーコンピュータを集計し、Top500 リストとして公開してきた。同プロジェクトは、LINPACK ベンチマーク実行時の最大浮動小数点演算性能 (R_{max} 値) に基づいて HPC システムの性能を評価し、順位付けしている。しかし、Top500 プロジェクトで採用されている LINPACK ベンチマークのような単一指標だけでは、HPC システムの性能のほんの一面しか評価できず、実際のアプリケーションにおいて高い性能を発揮できる HPC システムの研究開発のためには不十分との指摘もある。

このような背景から、現実的な科学技術計算に対する実効性能をより適切に評価できる新しいベンチマークが強く求められており、LINPACK ベンチマークを補完する複合的なベンチマーク集である HPCC ベンチマークが開発されている。HPCC ベンチマークは、LINPACK ベンチマークのような演算に限定された測定指標と異なり、メモリ帯域幅性能、ネットワーク性能、基本カーネルの実行性能が含まれており、HPC システムの性能を複数の観点から多角的に評価できる。

東北大学情報シナジーセンターで運用している NEC SX-7 システムは、HPCC ベンチマークの 28 の評価項目のうち 16 項目において著しく高い評価を得ることができた。本稿では、SX-7 が HPCC ベンチマークで好評価を得ることができた要因について考察する。また、情報シナジーセンターの利用者によって開発された実シミュレーションコードを用いて 4 種類の HPC システムの性能を評価し、HPCC で好評価を得た要因が実シミュレーションの実効性能に与える影響について考察する。

2. HPCC ベンチマークによる性能評価

HPCC ベンチマークは HPC システムの性能を多様な観点から計測し、現実的なアプリケーションにおける演算性能をより適切に評価することを目的として、Dongarra らが米国 DARPA の支援を受けて開発しているベンチマーク集である。システム性能を多角的に評価するために従来の LINPACK (High-Performance Linpack, HPL) を含む 7 つのベンチマークから構成されている。従来より重要視されてきた浮動小数点演算性能に加えて、高い実効性能を達成する上で重要なメモリアクセス性能やネットワークを介したデータ転送速度、様々なアプリケーションで頻繁に利用されるカーネルコードに対する性能等を測定し、特定のアプリケーションに偏らない性能評価の実現を目指している。

HPCC ベンチマークによる評価結果をスライド 8 に示す。東北大学情報シナジーセンターに設置されたベクトル型スーパーコンピュータ NEC SX-7 システ

^{†1} 東北大学大学院情報科学研究科
Graduate School of Information Sciences, Tohoku Univ.
^{†2} 東北大学情報シナジーセンター
Information Synergy Center, Tohoku Univ.
^{†3} 日本電気株式会社
NEC Corporation
^{†4} NEC システムテクノロジー株式会社
NEC System Technologies, Ltd.

ムは、同じベクトル型スーパーコンピュータと比較しても、特にメモリ帯域幅に関する項目でその性能が極めて高く評価されている。2004 年 12 月に登録されていた HPC システムの中では、SX-7 が 28 の評価項目中 16 の項目において最も高い評価となった。

SX-7 は、256G バイトのメモリを共有する 32 台の CPU を搭載した SMP ノードを構成要素としている。CPU 単体あたりの理論最大演算性能は 8.83Gflop/s であり、SMP ノードあたりに換算すると 282.56Gflop/s の理論最大演算性能を有する。CPU あたりのメモリ帯域幅の理論最大値は 35.3GB/s である。SMP ノードあたり 8 台の CPU の NEC SX-6 や、SMP ノードあたり 4 台の CPU の Cray X1 と比較すると、32 台の CPU による大きな SMP 共有並列を実現できることが SX-7 の長所の一つである。HPCC ベンチマークでは複数の MPI プロセスを起動する必要があるため、16CPU を 1 つの SMP ノードとして 2 つの MPI プロセスを実行して評価する必要があるが、それでもなおノード単体性能としては極めて高い評価を得ることができる。SX-7 ではさらに 32CPU までを一つの SMP ノードとして扱うことができるため、SMP ノード単体の演算性能が求められる科学技術計算に関しては非常に高い実効性能を期待できることが分かった。

科学技術計算において、メモリアクセス頻度に対して計算負荷が低い場合、ピーク演算性能に対して低いメモリ帯域幅の HPC システムでは演算器へのデータ供給が間に合わなくなる。このため、高い実効性能の維持は困難である。しかし、SX-7 の場合、CPU 単体あたりの理論最大演算性能 (Gflop/s) と理論メモリ帯域幅 (GB/s) の比は 1:4 であり、実効性能でも理論性能と同等の比を達成できている。このことから、SX-7 が他の HPC システムと比較して高いデータ供給能力を有しており、データアクセスあたりの演算負荷が低い科学技術計算に対しても高い実効性能を維持できることが示唆された。

3. 実シミュレーションに対する性能評価

HPC システムが本来求められていることは、実用的な科学技術計算に対して高い実効性能を発揮することである。このため、本節では情報シナジーセンターの利用者が開発した実シミュレーションコードを用いて、スライド 15 に示す SX-7 を含む 4 つの HPC システムの性能を評価する。本評価に用いた 5 種類のシミュレーションコードをスライド 16 に示す。

まず、一つの CPU で各シミュレーションを実行する場合の実行効率、すなわち理論性能に対する実効性

能の割合をスライド 17 に示す。一見して分かるとおり、SX-7 システムのみが 40%以上の高い実行効率を示しており、スカラプロセッサを搭載した他の HPC システムでは良くても 10%程度の実行効率しか達成できていない。これは他の HPC システムでは、実行時間の大半をメモリアクセスのために費しているためである。全実行時間中、メモリアクセスに要した時間の割合をスライド 18 に示す。アンテナ解析を除くシミュレーションで、メモリアクセスに要する時間が実行時間の大半を占めていることが分かる。この状況を改善するためには、キャッシュヒット率を向上させる必要がある。しかし、スライド 19 から分かるとおり、キャッシュヒット率をほぼ 100%にしない限りメモリアクセスに実行時間の大半を費していることから、本評価に用いたシミュレーションコードに対してスカラプロセッサを搭載したシステムが SX-7 に匹敵するほどの高い実行効率を達成することは困難であると言える。

以上の評価結果より、実際の科学技術計算においてメモリアクセス性能が実効性能に大きく影響することが明らかである。これらの結果から、HPCC ベンチマークでメモリアクセス性能を評価することが有意義であることが裏付けられた。また、SX-7 のメモリアクセス性能の高さが、高い実効性能の維持に効果的であることが再確認された。

また、HPCC ベンチマークで高い評価を得た要因の一つである 32CPU の大きな SMP ノードに関しても、同様に実シミュレーションに対しても有効である。16CPU 使用時における速度向上率をスライド 20 に示す。スライド 21 は、プレート滑べりに着目して各システムの実効速度向上率を示している。このスライドから分かる通り、他のシステムでは速度向上が得られないにも関わらず、SX-7 では依然として高い速度向上率を達成できている。単一 CPU による実効性能が高いだけでなく、SMP ノード単位での評価においても SX-7 の優れた並列処理能力が明らかになった。

4. ま と め

本稿では、SX-7 システムが HPCC ベンチマークで高い評価を得ることができた要因について考察した。また実シミュレーションに対する性能の評価を新たに行い、その要因との関連性について議論した。評価結果より、HPCC ベンチマークにおけるメモリアクセス性能評価の妥当性が示されたとともに、SX-7 システムの実用的な科学技術計算に対する高い潜在能力が再確認された。

NEC

実シミュレーションコードによる 大規模科学技術計算システムの性能評価

第4回 情報シナジー研究会

○ 滝沢寛之 岡部公起 伊藤英一 堀佐昭裕
菅我隆 伊藤 学 小林広明

東北大学情報シナジーセンター/情報部情報基盤課
日本電気株式会社
NECシステムデテク/ロジック株式会社

NEC 小・後・通・研

もくじ

- 背景と目的
- HPC Challenge (HPCC) ベンチマークの結果
 - SX-7システムの性能面での特徴を考察
- 実シミュレーションに対する性能評価
 - 実行効率
 - 並列化による速度向上率
- まとめ

背景：スパコンの格付け=TOP500List

LINPACK実行時の浮動小数点演算性能で評価
→ 並列化が比較的容易でピーク演算性能に近い結果がでる

1. BlueGene/L, IBM, Rochester, USA, 36.1 TFlops
2. Columbia, NASA/JPL, Mountain View, USA, 35.8 TFlops
3. Earth Simulator, Earth Simulator Center, Yokohama, JEC, 35.8 TFlops
4. StarWind, National Supercomputer Center, Nanjing, China, 35.8 TFlops
5. Thunder, Lawrence Livermore National Lab, Livermore, USA, 35.8 TFlops

<http://www.top500.org>

NEC 小・後・通・研

背景：実際の性能？

■ LINPACKと実効性能の乖離

LINPACKでの性能 = 科学技術計算での性能

HECTRF Report

NEC 小・後・通・研

背景：次世代ベンチマーク

■ HPC Challenge Benchmark (HPCC)

- 単一指標(LINPACK)による性能評価へのアンチテーゼ
- スーパーコンピュータの性能を多角的に評価
 - 浮動小数点演算能力 ←LINPACK
 - メモリバンド幅
 - ネットワーク性能
 - カーネル性能

■ NEC SX-7システムの好成績

- 登録時(2004年12月)には24評価項目中16項目で首位
- 様々な報道機関で広く報道

NEC 小・後・通・研

SX-7 報道事例

性能世界一のスパコン
東北大学 SX-7

研究を支える 異端の構造

朝日新聞(2005/2/24) 宮城版

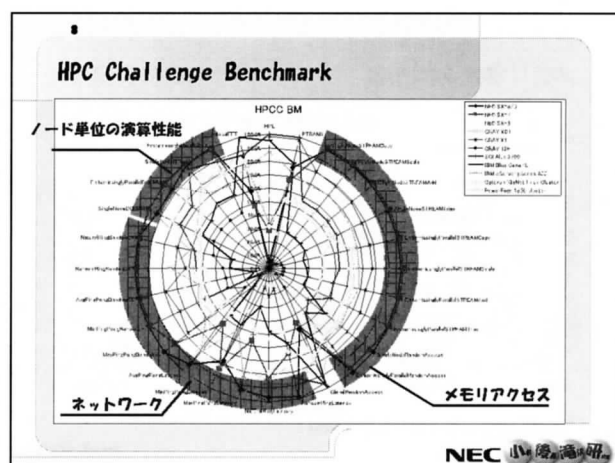
NEC 小・後・通・研

7

本報告では

- HPCCと実シミュレーションに対する性能の関係
 - 実シミュレーションに対する性能が目的
 - HPCCにのみ好評価では意味がない
 - 実シミュレーションの多様性
 - 情報ナジーセンターを多様な研究者が利用
 - 一般的なPCを並べるだけでは得られない演算性能
 - PCなら研究室単位でも調達可能
- 本報告
 - HPCCによる評価結果を考察
 - 実シミュレーションに対する実効性能との関係を考察

NEC 小・中・大・研



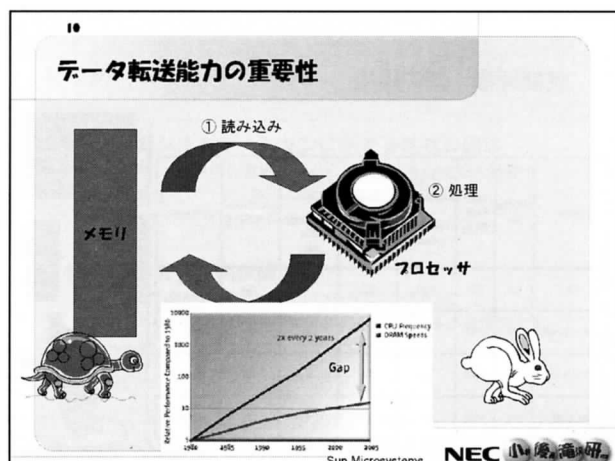
9

HPCCでの好成績の理由

- ベクトルプロセッサの恩恵
 - 極めて高いメモリープロセッサ間データ転送能力
 - 局所性に乏しいメモリアクセスでも性能を維持可能
- 1つのノードに32プロセッサを搭載
 - 最大32CPUで1つのMPIプロセスを実行可能
 - ノード内通信のためにネットワーク性能も好評価
- システム規模に依存する評価項目では惨敗・・・
 - 1ノードでの評価なので仕方がない

これらの特徴が実際の計算にどのように影響する？

NEC 小・中・大・研



11

メモリーインターリーブ (ベクトル)

メモリバンク

プロセッサ

メモリをバンク分割して同時に読み書きすることで高いデータ転送能力を実現

NEC 小・中・大・研

12

キャッシュメモリ (スカラ)

近い将来使われそうなデータを予め読み込み (空間的局所性)

メモリ

キャッシュ

プロセッサ

① 読み込み

② 処理

③ 書き戻し

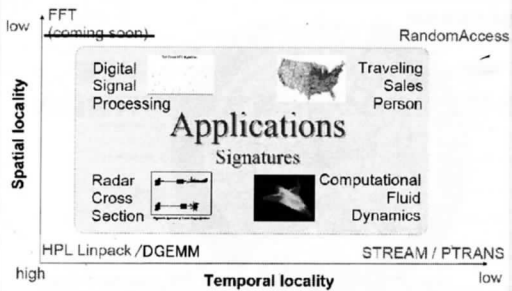
最近使われていないデータを書き戻し
= 最近使われたデータを保持 (時間的局所性)

キャッシュにないデータにアクセスするオーバーヘッド大
必要なデータを予測してキャッシュに保持しておくことが重要
(メモリ参照の局所性が手かかり)

NEC 小・中・大・研

13

メモリ参照の局所性



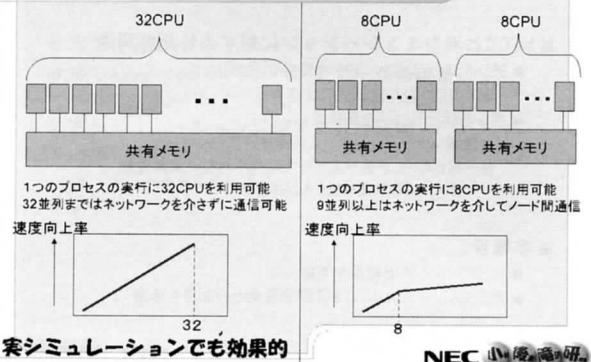
いつも高いキャッシュヒット率を期待できるとは限らない

Figure Courtesy Jack Dongarra

NEC 小坂通研

14

ノードあたりの32プロセッサの利点



15

性能評価：測定環境

System	CPU/Node	Clock Freq (MHz)	Per CPU			Mem/Node (GB)	Processor
			Peak Perf (Gflops)	Mem BW (GB/s)	L3 Cache Size (MB)		
SX-7	32	552	8.83	35.3	-	256	Vector (custom)
TX-7/AzusA	16	800	3.2	2.1	4	32	Itanium
TX7/i9510	16	1600	6.4	6.4	8	128	Itanium2
Altix 3700	64	1600	6.4	6.4	6	128	Itanium2

NEC 小坂通研

16

評価ベンチマークプログラム

■ シナジーセンター利用者の実シミュレーションコード

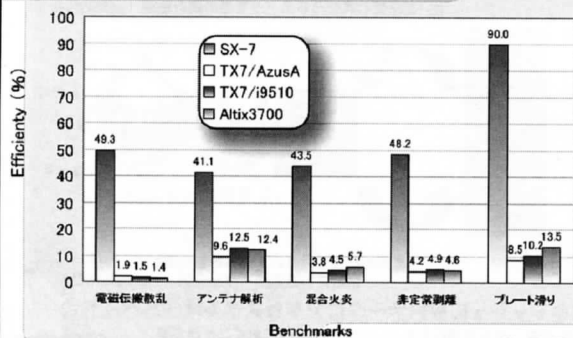
分野	プログラム名	手法	分割数
電磁解析	不均質媒体中における電磁伝播と散乱 (地震探査レーザの設計・開発)	FDTD法	50×750×750
電磁解析	超電導アンテナの解析 (大規模電磁場解析、高性能アンテナの設計・開発)	FDTD法	612×105×505
流体・熱	二次元予混合火炎の安定性解析 (超音速燃焼エンジンの設計・開発)	DNS法	513×513
流体・熱	非定常渦巻流の熱伝導解析 (次世代高速輸送システムの設計・開発)	SMAC法	711×91×221
地盤解析	プレート境界面上における滑りシミュレーション (地震の発生メカニズムの解析)	摩擦構成則	32400 ¹

コンパイルオプション: SX-7 -Oopt -p1, AzusA/i9510/Altix3700 -O3 -ip

NEC 小坂通研

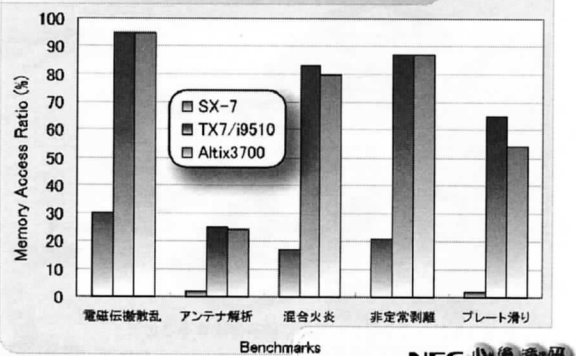
17

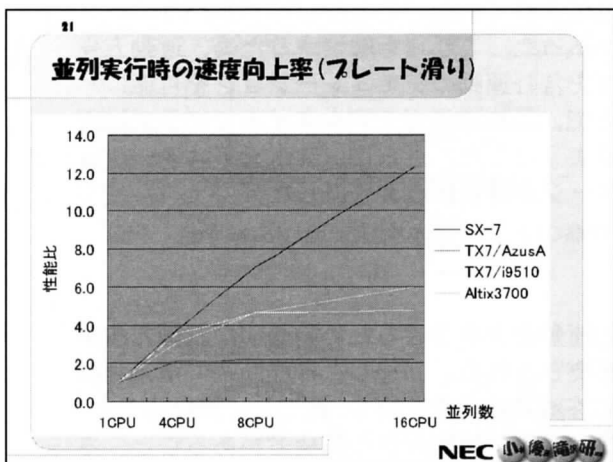
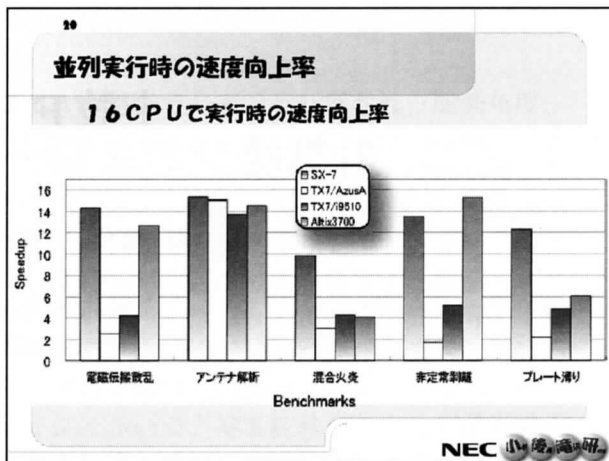
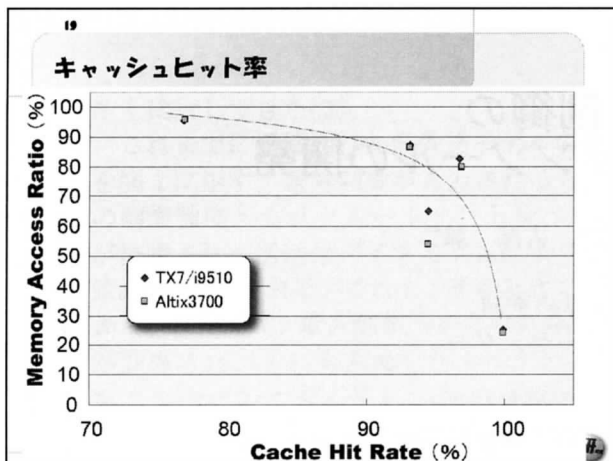
実行効率 (実効性能 ÷ 理論性能)



18

メモリアクセスの時間





22

まとめ

- HPCCと実シミュレーションに対する性能の関係
 - メモリアクセス性能の実際のシミュレーションでの性能に影響大
 - 演算性能だけでは実際の性能を推測困難
 - メモリアクセス性能を評価するのは有意義
- SX-7の有効性を再確認
 - ベクトルプロセッサを用いた高いメモリアクセス性能
 - 共有メモリを介したデータ共有により32CPUまで高い速度向上率

NEC 小・中・大・研

